

PCT

世界知的所有権機関  
国際事務局

特許協力条約に基づいて公開された国際出願



<b>(51) 国際特許分類6</b> <b>H01L 27/10</b>	<b>A1</b>	<b>(11) 国際公開番号</b> <b>WO00/17929</b>  <b>(43) 国際公開日</b> 2000年3月30日 (30.03.00)
<b>(21) 国際出願番号</b> PCT/JP98/04259 <b>(22) 国際出願日</b> 1998年9月22日 (22.09.98) <b>(71) 出願人 (米国を除くすべての指定国について)</b> 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101-8010 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP) <b>(72) 発明者 ; および</b> <b>(75) 発明者 / 出願人 (米国についてのみ)</b> 藤原徹男(FUJIWARA, Tetsuo)(JP/JP) 〒312-0001 茨城県ひたちなか市佐和3038-6 Ibaraki, (JP) 生田目俊秀(NABATAME, Toshihide)(JP/JP) 〒319-1221 茨城県日立市大みか町六丁目7番6号204 Ibaraki, (JP) 鈴木孝明(SUZUKI, Takaaki)(JP/JP) 〒312-0056 茨城県ひたちなか市青葉町7-2-301 Ibaraki, (JP) 東山和寿(HIGASHIYAMA, Kazutoshi)(JP/JP) 〒311-0118 茨城県那珂郡那珂町福田1993-42 Ibaraki, (JP) <b>(74) 代理人</b> 弁理士 作田康夫(SAKUTA, Yasuo) 〒100-8220 東京都千代田区丸の内一丁目5番1号 株式会社 日立製作所内 Tokyo, (JP)		<b>(81) 指定国</b> CN, JP, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE) <b>添付公開書類</b> 国際調査報告書
<b>(54)Title: FERROELECTRIC DEVICE AND SEMICONDUCTOR DEVICE</b> <b>(54)発明の名称</b> 強誘電体素子及び半導体装置 <div data-bbox="454 1272 1109 1598" data-label="Image"> </div> <b>(57) Abstract</b> In a conventional process of producing a nonvolatile ferroelectric memory (FeRAM), denatured layers are formed near the interface between a PZT and an electrode due to the diffusion of hydrogen used in the process or Pb contained in the PZT into the electrode. In addition, stress caused by the difference between the lattice constants of an electrode and a ferroelectric thin film is left at the interface between the electrode and the ferroelectric thin film. The decomposed films and the stress deteriorate the initial polarizing characteristic of the ferroelectric capacitor, and the deterioration is awful when the polarization of the memory is repeatedly inverted. In order to solve such a problem, a ferroelectric device of this invention having an upper electrode, a ferroelectric thin film, and a lower electrode is characterized in that the ferroelectric thin film is made of a perovskite oxide containing Pb and the upper and lower electrodes contain an intermetallic compound of Pt and Pb. An electronic apparatus comprising the ferroelectric element is also disclosed.		

(19) 日本国特許庁 (J P)

# 再公表特許 (A 1)

(11) 国際公開番号

WO 00 / 1 7 9 2 9

発行日 平成13年12月11日 (2001. 12. 11)

(43) 国際公開日 平成12年 3 月30日 (2000. 3. 30)

(51) Int.Cl.<sup>7</sup>

H 0 1 L 27/108

21/8242

識別記号

F I

H 0 1 L 27/10

6 5 1

審査請求 未請求 予備審査請求 有 (全 40 頁)

出願番号 特願2000-571496(P2000-571496)  
(21) 国際出願番号 P C T / J P 9 8 / 0 4 2 5 9  
(22) 国際出願日 平成10年 9 月22日 (1998. 9. 22)  
(81) 指定国 E P (A T, B E, C H, C Y, D E, D K, E S, F I, F R, G B, G R, I E, I T, L U, M C, N L, P T, S E), C N, J P, K R, U S

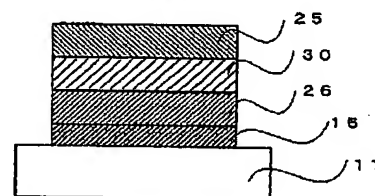
(71) 出願人 株式会社日立製作所  
東京都千代田区神田駿河台四丁目 6 番地  
(72) 発明者 藤原 徹男  
日本国茨城県ひたちなか市佐和3038-6  
(72) 発明者 生田目 俊秀  
日本国茨城県日立市大みか町六丁目 7 番 6 号204  
(72) 発明者 鈴木 孝明  
日本国茨城県ひたちなか市青葉町 7 - 2 - 301  
(72) 発明者 東山 和寿  
日本国茨城県那珂郡那珂町福田1993-42  
(74) 代理人 弁理士 作田 康夫

(54) 【発明の名称】 強誘電体素子及び半導体装置

(57) 【要約】

不揮発性強誘電体メモリ (F e R A M) において、プロセス中の水素や、P Z T 中の P b の電極への拡散により、P Z T と電極との界面近傍付近に変質層が生成される。また、電極と強誘電体薄膜の界面には、格子定数差に起因する応力が残留する。この変質層と界面応力の存在により、強誘電体キャパシタの初期分極特性が劣化するだけではなく、メモリとして繰り返し分極反転させたとき、分極特性の劣化が顕著になる。以上の課題があり、これを解決する手段として、上部電極と強誘電体薄膜と下部電極を有する強誘電体素子において、前記強誘電体薄膜が P b を含んだペロブスカイト型酸化物であり、かつ前記上部電極及び前記下部電極が、P t と P b との金属間化合物を含むことを特徴とする。また、これらを用いた電子機器について開示する。

第 1 図



(2)

**【特許請求の範囲】**

【請求項 1】 上部電極と強誘電体薄膜と下部電極を有する強誘電体素子において、前記強誘電体薄膜が金属元素を含んだペロブスカイト型酸化物であり、前記上部電極が、前記金属元素と貴金属との金属間化合物を含むことを特徴とする強誘電体素子。

【請求項 2】 上部電極と強誘電体薄膜と下部電極を有する強誘電体素子において、前記強誘電体薄膜が金属元素を含んだペロブスカイト型酸化物であり、前記上部電極及び前記下部電極が、前記金属元素と貴金属との金属間化合物を含むことを特徴とする強誘電体素子。

【請求項 3】 上部電極と強誘電体薄膜と下部電極を有する強誘電体素子において、前記強誘電体薄膜が金属元素を含んだペロブスカイト型酸化物もあり、かつ前記上部電極、下部電極の少なくとも一方が、強誘電体薄膜の界面から、前記金属元素と貴金属との金属間化合物を含む層、前記貴金属からなる層の順番に積層されている多層構造を有することを特徴とする強誘電体素子。

【請求項 4】 基板上にバッファ層、下部電極、強誘電体薄膜が順次積層されている強誘電体素子において、前記バッファ層が遷移金属またはその窒化物であり、前記強誘電体薄膜が金属元素を含んだペロブスカイト型酸化物であり、かつ前記下部電極が、前記金属元素と貴金属との金属間化合物を含む層を備えたことを特徴とする強誘電体素子。

【請求項 5】 請求項 1－4 記載の強誘電体素子において、前記金属元素が Pb であり、前記貴金属が Pt であり、前記金属間化合物が、Pb の含有量が原子%で 50%以下であるような Pt との金属間化合物であり、前記遷移金属元素が、Ti であることを特徴とする強誘電体素子。

【請求項 6】 上部電極と強誘電体薄膜と下部電極を有する強誘電体素子において、前記強誘電体薄膜が金属元素を含んだペロブスカイト型酸化物であり、前記上部電極が、Pt に Pb を原子%で 10%以上 50%以下の範囲で含んでいること物質からなることを特徴とする強誘電体素子。

【請求項 7】 請求項 1－6 記載の強誘電体素子において、前記金属間化合物が、 $Pt_3Pb$  の組成式で表される  $L1_2$  型結晶構造を有していることを特徴とする

(3)

強誘電体素子。

【請求項 8】請求項 1－6 記載の強誘電体素子において、前記金属間化合物が、面心立方格子を基本構造とする結晶構造からなることを特徴とする強誘電体素子。

【請求項 9】請求項 1－6 記載の強誘電体素子において、前記下部電極層が、面心立方格子を基本構造とする結晶構造を有し、かつ (1 1 1) 配向、または (1 0 0) 配向、または (1 1 0) 配向を主たる配向としていることを特徴とする強誘電体素子。

【請求項 10】請求項 9 記載の強誘電体素子において、前記強誘電体薄膜と前記下部電極がともに (1 1 1) 配向または (1 0 0) 配向、または (1 1 0) 配向を主たる配向としていることを特徴とする強誘電体素子。

【請求項 11】上部電極と強誘電体薄膜と下部電極からなる強誘電体素子において、前記下部電極が、面心立方格子を有する金属からなる第 1 層と、面心立方格子を基本構造とし、かつ前記金属を含む合金からなる第 2 層との多層構造であり、前記第 1 層と前記第 2 層との格子定数差が 3.5 % 以内であることを特徴とする強誘電体素子。

【請求項 12】上部電極と強誘電体薄膜と下部電極からなる強誘電体素子において、前記上部電極、前記下部電極の少なくとも一方が、面心立方格子を基本構造とし、かつ前記下部電極の格子定数と前記強誘電体薄膜の格子定数との差が 1 % 以内であることを特徴とする強誘電体素子。

【請求項 13】上部電極と強誘電体薄膜と下部電極からなる強誘電体素子において、前記上部電極、前記下部電極の少なくとも一方が、面心立方格子を基本構造とし、かつ前記下部電極の格子定数と前記強誘電体薄膜の格子定数との差が 1 % 以内であることを特徴とする強誘電体素子。

【請求項 14】請求項 1－6 記載の強誘電体素子において、前記強誘電体薄膜の膜厚が 1000 Å 以下であることを特徴とする強誘電体素子。

【請求項 15】請求項 1－14 記載の強誘電体素子が、半導体電界効果トランジスタのゲート上に形成されていることを特徴とする強誘電体メモリセル。

【請求項 16】請求項 1－14 記載の強誘電体素子が、半導体 MOS 部のキャパ

(4)

シタとして形成されていることを特徴とする強誘電体メモリセル。

【請求項 17】請求項 15, 16 記載の強誘電体メモリセルを有することを特徴とする半導体装置。

【請求項 18】請求項 15, 16 記載の強誘電体メモリセルを有することを特徴とする混載ロジック。

【請求項 19】請求項 15, 16 記載の強誘電体メモリセルを有することを特徴とする IC カード。

(5)

**【発明の詳細な説明】****技術分野**

本発明は、強誘電体素子に係わり、特に不揮発性強誘電体メモリ（F e R A M）、不揮発性メモリ搭載の混載ロジック、強誘電体をキャパシタに用いたD R A M等に代表される半導体装置に好適なものに関するものである。

**背景技術**

強誘電体メモリは、D R A M並みのアクセス速度でありながら、不揮発性かつ低消費電力動作が可能であるなど優れた特性を持っており、理想のメモリとされている。この強誘電体メモリは、キャパシタに強誘電体材料、例えばP b（Z r<sub>x</sub>T i<sub>1-x</sub>）O<sub>3</sub>（P Z T），S rB i<sub>2</sub>T a<sub>2</sub>O<sub>3</sub>（S B T）等のペロブスカイト型結晶構造を有する酸化物を適用し、その残留分極の向きにより情報の記録を行っている。

これら強誘電体酸化物の形成には、一度薄膜を形成した後に酸素雰囲気中での熱処理、すなわち結晶化熱処理工程を必要とする。従って、キャパシタの強誘電体薄膜に電気信号を伝達するための電極材料には、この結晶化熱処理工程における電極材料自身の劣化を防ぐために、化学的に安定で高温耐酸化性に優れたP t，I r等の貴金属材料が用いられている。例えば、特開平9-102590号公報では、P Z Tを強誘電体薄膜、P tを電極材料とした構成の強誘電体キャパシタが開示されている。

**発明の開示**

上記従来技術では、キャパシタ形成後の別のプロセスで発生する水素によって、強誘電体の分極特性が劣化する問題に関して考慮されていない。この水素とは、例えば絶縁保護膜形成のためのパッシベーション処理や、パッケージング工程の際に発生するものであり、これにより強誘電体素子の分極特性が大きく劣化することが知られている。上部電極をP tにすると、P tの触媒効果により水素分子を分解し活性な水素の状態に遷移させやすい。活性な水素は、上部電極と強誘電体薄膜との界面に到達し、強誘電体薄膜中の酸素と結合する。そのため、強誘電体薄膜の電極界面近傍に酸素が欠乏した変質層が生成し、分極特性を著しく劣化させる。

(6)

また、上記従来技術では、強誘電体材料の酸化物を形成させるための酸素雰囲気中熱処理工程における、電極材料の酸化という点に関しては安定性を維持するものの、熱処理工程における強誘電体から電極材料への強誘電体酸化物構成元素の拡散消失という問題に関しては考慮されていない。前述したように、強誘電体薄膜は、成膜直後の段階では酸素が欠乏し結晶状態が不安定であるため、酸素を供給し結晶状態を安定化させるための結晶化熱処理が必要となる。十分な分極特性を持つ強誘電体素子を得るためには、この結晶化熱処理温度は約500℃以上約800℃以下程度にまでしなければならない。その際、強誘電体薄膜から下部電極に対して、強誘電体酸化物を構成する金属元素の拡散が生じ、強誘電体薄膜の下部電極との界面近傍付近に、組成が変動した微少領域、すなわち変質層が生成されてしまう。PZTを強誘電体薄膜、Ptを電極とした構成の強誘電体素子では、結晶化熱処理工程中にPZT中のPbが下部電極のPt内に拡散し、PZT膜中の電極界面近傍にPb-poorな変質層が生成するという問題があった。この変質層の存在は、強誘電体キャパシタの初期分極特性を劣化させるだけでなく、メモリとして繰り返し分極反転させたとき、分極特性の劣化が顕著になってしまう。

また、上記従来技術では、PZTとPtとの格子定数の差が比較的大きいことから、その界面付近に格子歪みによる応力が存在していた。この界面における応力によっても、分極特性が劣化するという問題があった。

本発明は上記問題点に鑑みてなされたものである。本発明の目的は、強誘電体メモリの強誘電体薄膜における変質層の生成を防止することである。

本発明の他の目的は、強誘電体薄膜と電極界面における応力を低減するような電極材料を提供することである。

本発明の他の目的は、分極特性が高く、繰り返し使用時の劣化が小さい強誘電体メモリを可能にすることにある。

上記目的を達成するために本発明では、上部電極と強誘電体薄膜と下部電極を有する強誘電体素子において、前記強誘電体薄膜が金属元素を含んだペロブスカイト型酸化物であり、前記上部電極が、前記金属元素と貴金属との金属間化合物を含むことを特徴とする。

(7)

また、上部電極と強誘電体薄膜と下部電極を有する強誘電体素子において、前記強誘電体薄膜が金属元素を含んだペロブスカイト型酸化物であり、前記上部電極及び前記下部電極が、前記金属元素と貴金属との金属間化合物を含むことを特徴とする。

また、上部電極と強誘電体薄膜と下部電極を有する強誘電体素子において、前記強誘電体薄膜が金属元素を含んだペロブスカイト型酸化物であり、かつ前記上部電極、下部電極の少なくとも一方が、強誘電体薄膜の界面から、前記金属元素と貴金属との金属間化合物を含む層、前記貴金属からなる層の順番に積層されている多層構造を有することを特徴とする。

また、基板上にバッファ層、下部電極、強誘電体薄膜が順次積層されている強誘電体素子において、前記バッファ層が遷移金属またはその窒化物であり、前記強誘電体薄膜が金属元素を含んだペロブスカイト型酸化物であり、かつ前記下部電極が、前記金属元素と貴金属との金属間化合物を含む層を備えたことを特徴とする。

ここで、前記金属元素がPbであり、前記貴金属がPtであり、前記金属間化合物が、Pbの含有量が原子%で40%以下であるようなPtとPbとの金属間化合物であり、前記遷移金属元素が、Tiであることが望ましい。

第15図に、Pt-Pb二元系平衡状態図を示すが（日本金属学会編金属データブック改訂3版，580頁，丸善，1993年）、これによると平衡状態ではPtにPbは固溶しないため、PtにPbを添加していくと、Pbを含まないPtと、L12型結晶構造を持つ金属間化合物Pt<sub>3</sub>Pbとの2相組織となる。そしてPbの添加量が原子%で25%になると、Pt<sub>3</sub>Pbの単相組織が形成する。本発明で述べているPbの含有量が原子%で40%以下であるようなPtとPbとの金属間化合物とは、主としてこのPt<sub>3</sub>Pbを指すものである。しかし本発明のように薄膜材料を対象とした場合、必ずしも第15図のような平衡状態図の通りの相構造とならない可能性があるため、この状態図に示されていないような構造も含んだPb量が40原子%以上のPtとPbとの金属間化合物が望ましい。

本発明では、前記金属間化合物が、L12型結晶構造以外でも、面心立方格子



(8)

を基本構造とする結晶構造からなる相を有していれば、上述のPt<sub>3</sub>Pb金属間化合物相を有している場合と同様の効果が得られるものである。

以下の説明では、Pt-Pb金属間化合物と記した場合は、このようなPb量が40原子%以下のPtとPbとの金属間化合物を指すものである。

また本発明では、前記下部電極層が面心立方格子を基本とする結晶構造を有し、かつ(111)配向、または(100)配向、または(110)配向を主たる配向としていることを特徴とする。さらに、前記強誘電体薄膜と前記下部電極とともに(111)配向または(100)配向、または(110)配向を主たる配向としていることを特徴とする。なお、本書では、「強く配向」、「高配向」、「主たる配向」は同義として使用している。

さらに本発明による強誘電体素子は、下部電極が、面心立方格子を有する金属からなる第1層と、面心立方格子を基本構造とし、かつ前記金属を含む合金からなる第2層との多層構造であり、前記第1層と前記第2層との格子定数差が3.5%以内であることを特徴とする。さらに、上部電極、下部電極の少なくとも一方が、面心立方格子を基本構造とし、かつ前記下部電極の格子定数と前記強誘電体薄膜の格子定数との差が1%以内であることが望ましい。

また、本発明では、前記強誘電体薄膜の膜厚が1000Å以下であることを特徴とする。

次に、本発明によるPt-Pb金属間化合物電極を上部電極に用いた場合の作用について説明する。上部電極は、強誘電体薄膜の結晶化熱処理が終了した後形成するので、結晶化熱処理工程における強誘電体薄膜の劣化に対しては影響を与えない。その一方で、その後のLSI形成プロセスにおいて、例えば絶縁保護膜形成のためのパッシベーション処理や、パッケージングの際に発生する水素の存在が、強誘電体素子の分極特性に大きく影響することが知られている。上部電極をPtにすると、Ptの触媒効果により水素分子を分解し活性な水素の状態に遷移させやすい。活性な水素は、上部電極と強誘電体薄膜との界面に到達し、強誘電体薄膜中の酸素と結合する。そのため、強誘電体薄膜の電極界面近傍に酸素が欠乏した変質層が生成し、分極特性を著しく劣化させる。また、上部電極と強誘電体薄膜の格子定数のミスマッチが大きいと、強誘電体薄膜と上部電極との界面

(9)

近傍に格子歪みが生じ、そのことによって、分極特性は劣化してしまう。本発明によるPt-Pb金属間化合物は、水素分子を分解し水素を活性な状態にする能力が純Ptよりも低いので、上部電極に用いれば、活性な水素による強誘電体薄膜へのアタックが抑制できる。また、Pt<sub>3</sub>Pb金属間化合物は、格子定数が強誘電体薄膜であるPZTの格子定数と極めて近いことから、これらを上部電極に使用すれば、上部電極と強誘電体薄膜界面近傍に発生する格子歪みによる応力が大幅に低減できる。さらに、上部電極形成後にも熱処理工程がいくつか必要になるが、上部電極にPt-Pb金属間化合物を用いれば、熱処理中にPZT中のPbが電極中に拡散することを防止し、PZT内での変質層の生成を抑制できる。この場合、Pbの含有量が原子%で50%を超えてしまうと、融点が低下し、熱処理工程後に膜形状が劣化するため不適である。以上の効果により、上部電極にPt-Pb金属間化合物を有する構造にすれば、劣化の少ない高い分極特性を持つ強誘電体素子を得ることができる。

次に、本発明によるPt-Pb金属間化合物電極を下部電極に用いた場合の作用について説明する。

前述したように本発明では、PZTに代表されるようなPbを含むペロブスカイト型酸化物の強誘電体薄膜を挟む電極材料として、Pt-Pb金属間化合物層を用いる。

下部電極を形成した基板上に、スパッタ法、ゾルゲル法、CVD法等の手法で形成した直後の強誘電体薄膜の結晶は、酸素が不足し結晶性が不完全である。そこで、安定した分極特性を持つ強誘電体薄膜を得るためには、酸素含有雰囲気における結晶化熱処理が必要である。この時の熱処理温度は強誘電体の物質に依存するが、PZTの場合は約600℃から約800℃までの範囲であり、従来のSiプロセスには無かった高温領域となる。この結晶化熱処理の過程で、既に存在する下部電極が酸化してしまうと、電気伝導度が損なわれたり、密着性が低下して強誘電体薄膜が剥離してしまうため、下部電極材料には耐酸化性が優れた物質が必要となる。そこで本発明では、Ptを主成分とした合金を電極材料として用いる。

しかしながら従来用いられてきた純Ptでは、結晶化熱処理中にPZT中のP

(10)

bがPt電極中に拡散することにより、強誘電体薄膜の中に組成変動した変質層が生成し、分極特性を劣化させてきた。本発明によるPt-Pb金属間化合物を下部電極に用いれば、PZTから電極へのPbの拡散を大幅に低減でき、強誘電体薄膜の変質層生成を抑制することが可能である。異相間における金属元素の拡散の駆動力は、その化学ポテンシャル差であり、それは拡散元素の濃度差の関数である。Pbの拡散に着目した場合、移動先である電極内にあらかじめPbが含まれていれば、PZTと電極の間でPb濃度差が小さくなり、拡散の駆動力が低減される。その場合、含有するPb量は、原子%で50%以下であることが必要である。この含有量を超えるような場合、融点が劣化し、熱処理工程中に電極が熔融し、強誘電体膜の平滑性や微細組織に悪影響を及ぼすため不適である。また、実際の元素の拡散量は、拡散の駆動力以外に、温度、時間に依存するが、実際の結晶化熱処理に必要な時間は数分間と短時間である場合が多く、本発明のようにPZT-電極間でのPb濃度差を小さくしておけば、拡散は問題にならない。

Pt電極へのPbの拡散をあらかじめ予測し、PZTをPb-richな組成にして形成する方法も考えられるが、この場合も拡散が生じることには変わりはなく、Pt電極界面近傍と内部での組成変動が生じることは防止できない。強誘電体薄膜の上下方向に組成勾配が存在すると、仮に初期の分極特性が高いものであっても、分極反転を繰り返すことによって、分極特性が大きく劣化してしまう。また、拡散前の最適な組成を見つけることが難しいばかりでなく、拡散後、すなわち結晶化熱処理後のPZT組成の制御が極めて困難である。一方、本発明のように、あらかじめPt電極中にPbを含有させる手法であれば、PZTの組成は初めから最適な組成を形成することができ、PZT組成制御の観点からも有利である。

また、下部電極にPt-Pb金属間化合物を用いることによって、PZTの格子定数と下部電極の格子定数差が小さくなり、界面での格子歪みによる応力が低減された高品質な強誘電体膜が得られる。特に、 $L1_2$ 型結晶構造を有するPt<sub>3</sub>Pb金属間化合物を用いることが有効である。 $L1_2$ 型結晶構造とは、面心立方格子(FCC)を基本構造とした第16図に示すような規則的な原子配列をもった結晶構造である。図中、101はPt原子、102はPb原子、105はT

(11)

i 原子又は Zr 原子を示す。第 16 図中欄の  $L1_2$  型結晶構造を持つ  $Pt_3Pb$  は、文献値 P. Villars and L. D. Calvert, "Pearson's Handbook of Crystallographic Data for Intermetallic Phases" ASM International, (1991) によれば格子定数が  $4.058 \text{ \AA}$  であり、第 16 図左欄の FCC である Pt の格子定数  $3.92 \text{ \AA}$  に比べ、強誘電体材料である第 16 図右欄のペロブスカイト型結晶構造の PZT の格子定数 (文献値 (K. Kakegawa, et al., Solid State Commun., 24, 769 (1977))  $4.036 \text{ \AA}$  に極めて近い値となり、その格子定数差は  $0.55\%$  となる。従って、 $Pt_3Pb$  上への PZT の形成は、Pt 上に直接形成する場合に比べて、より格子歪みが少なく、応力がほとんど無い高品質な PZT 薄膜が得られる。また、前述したように、下部電極と PZT との格子定数差が  $1\%$  以内であるため、PZT が下部電極の配向に対して近似した配向 (高い配向) で形成できる。この場合、前述した Pb 拡散抑制効果が同時に得られることは自明であり、変質層、界面応力の無い高配向 PZT 薄膜により、分極特性の高い強誘電体素子が得られる。

さらに、高い分極特性を得るためには、強誘電体薄膜を配向させて形成することが必要である。そのためには、下部電極を配向形成させることが有効であるが、Si 単結晶基板上では、Ti あるいは TiN のバッファ層の上に形成した Pt 下部電極は (111) 面に強く配向しやすく、その影響を受け PZT も (111) 面に配向形成が可能なことが知られている。Pt が (111) 面に配向するのは、結晶構造、格子定数等の物性値に関する Pt と Ti との相関から得られるものである。本発明による Pt-Pb 金属間化合物は、結晶構造、格子定数の点で Pt と大きく異ならないので、下部電極として Pt の代りに Ti バッファ層の上に形成して同様な (111) 配向を主たる配向とすることが可能となる。前述した様に、Pt-Pb 金属間化合物の方が Pt よりも PZT との格子定数差が小さいため、(111) 配向を主たる配向とした Pt 下部電極上よりも (111) 配向を主たる配向とした Pt-Pb 金属間化合物下部電極上に PZT を形成した方が、より高い配向性を持つ PZT を容易に形成することができる。下部電極層を

(12)

2層構造として、Si単結晶基板、Tiバッファ層、第一の下部電極層Pt、第二の下部電極層Pt-Pb金属間化合物、PZT強誘電体薄膜の順番で積層してもPZTの配向形成に大きな効果を持つ。この場合は、第一の下部電極層Ptが、Tiバッファ層上で確実に配向するため、第二の下部電極層Pt-Pbがより高い配向性を持つことになる。このように配向した下部電極からエピタキシャル成長することにより、高配向で界面での応力が小さい良質なPZT強誘電体薄膜を得ることができ、高い分極特性を得ることができる。

一方で、このTiバッファ層と下部電極層の間に別の層を設けた場合、例えば拡散バリア層等を設けると、Tiバッファ層の配向が直接下部電極層Pt-Pb金属間化合物あるいは第一の下部電極層Ptに直接伝わらず、これら下部電極層が高い配向性を持つことができなくなる。すなわち、PZT強誘電体薄膜の高い配向が実現できないため、分極特性を向上させることができない。

本発明では、下部電極の配向を達成するために面心立方格子を基本構造とする結晶構造からなる層を電極とするものであり、そのことによって、PZT強誘電体薄膜の配向形成が可能になるものである。また、強誘電体薄膜の配向形成をより高めるためには、バッファ層上でより確実に配向する面心立方構造の金属を下部電極第1層とし、その上に拡散防止、界面応力低減といった機能を持たせた下部電極第2層を設けることが効果的である。この場合、下部電極第2層の材料は面心立方格子、または面心立方格子を基本構造とする結晶構造で、下部電極第1層を構成する金属元素を含んでいる合金であり、かつ第1層と第2層の格子定数差が3.5%以内であれば、電極全体で高配向性が実現でき、さらには強誘電体薄膜の高配向性が達成できるものである。また、強誘電体薄膜と下部電極との格子定数の差が1%以内であれば、下部電極の配向した原子配列に影響を受け、強誘電体薄膜の配向がさらに高まるものである。さらにこの場合は、前述したように下部電極と強誘電体薄膜の界面歪みが小さいため、繰り返し分極反転に対して特性劣化が抑制できる効果も併せ持つ。

以上説明したように、本発明では高い分極特性と繰り返し分極反転に対して特性の劣化しない強誘電体素子を得ることが可能となる。

発明を実施するための最良の形態

(13)

以下、本発明を実施例により、図面を用いて、具体的に説明する。図中で用いられる符号は、以下の通りである。11は基板、15はバッファ層、16は下部電極、17は上部電極、20はPt-Pb金属間化合物下部電極、21はPt下部電極第1層、23はPt<sub>3</sub>Pb下部電極第2層、25はPt-Pb金属間化合物上部電極、26はPt下部電極、27はPt上部電極、30はPZT強誘電体薄膜、40はPt<sub>3</sub>Pb上部電極第1層、44はPt上部電極第2層、61はSi基板、62はSiO<sub>2</sub>層、67はソース部、68はドレイン部、69は金属層、71は上部電極、73は下部電極、75は強誘電体薄膜、77はバッファ層、79は基板、101はPt原子、102はPb原子、105はTi原子またはZr原子、110は酸素原子、201は非接触型ICカード、202は送受信装置、203はデータ交換装置、204はメモリ内蔵マイコンチップ、205はアンテナコイル、206は強誘電体メモリ素子、207はデータである。

#### (実施例1)

第1図は、本発明による強誘電体素子のキャパシタ部の断面模式図である。基板11は熱酸化で形成したSiO<sub>2</sub>層を含むSiウエハ基板、バッファ層15は300℃に加熱しながらスパッタ法で膜厚200Åに形成したTi層である。下部電極26は、基板温度を300℃に加熱してスパッタ法で形成した膜厚1700ÅのPt層とした。

強誘電体薄膜30は、Pb(Zr<sub>0.52</sub>Ti<sub>0.48</sub>)O<sub>3</sub>組成のPZT薄膜を同じくスパッタ法で形成した。基板温度は300℃、膜厚は約2500Åとした。その後、結晶化熱処理として、急速加熱法(Rapid Thermal Annealing: RTA)にて650℃、2分間の熱処理を低酸素濃度雰囲気中で実施した。ここで得られたPZT薄膜は、X線回折解析により(111)面を主たる配向とした高配向膜であることを確認した。

本実施例では、上部電極25に本発明によるPt-Pb金属間化合物電極を用いた。PtとPbの2つのターゲットを同時に使用でき、それぞれのターゲットにおけるスパッタ速度を独立に制御できる2元スパッタ装置を用いて、各Pb組成のPt-Pb上部電極膜を1700Åの膜厚で形成した。本実施例では、耐水素還元劣化特性に有効なPb組成範囲を調べるために、Pb組成を原子%で0%

(14)

から40%まで変化させた複数の上部電極を形成した。成膜中の基板温度は室温と300℃の2種類とした。これらのPb組成範囲のうち少なくとも原子%で10%のPbを含有していれば、上部電極膜中に金属間化合物 $Pt_3Pb$ 相を有していることをXRDにより確認した。上部電極形成後、PZT薄膜へのダメージを除去する目的で、酸素熱処理(2ndアニール)を施した。また水素劣化特性を評価するために、He-3%H<sub>2</sub>雰囲気中での還元熱処理を実施し、その前後で、分極-電圧曲線、すなわちヒステリシス曲線の測定を行い、強誘電体キャパシタの耐水素劣化特性を評価した。

第2図は、Pt, Pt-25at.%Pb, Pt-40at.%Pbを上部電極とした場合の残留分極値の還元熱処理温度に対する変化を示したものである。比較例であるPt上部電極では、還元熱処理温度150℃以上で残留分極値が低下し300℃ではほとんど強誘電特性が無くなってしまいが、本実施例によるPt-25at.%Pb、及びPt-40at.%Pb上部電極では、還元熱処理温度を350℃まで増加させても、分極特性の劣化を大きく抑制することが可能であった。

第3図には、これらのヒステリシス曲線を示した。第3図左欄(下欄)の比較例であるPt上部電極では300℃で直線的になっているが、本実施例による第3図中欄のPt-25at.%Pb、及び第3図右欄(上欄)のPt-40at.%Pb上部電極では、300℃の還元熱処理によっても、ヒステリシス特性に大きな劣化は認められない。すなわち、本実施例のPt-Pb上部電極によってPtの触媒効果を減少させることができた。

第4図は、250℃、10分間の還元熱処理後の残留分極と、Pt-Pb上部電極のPb組成の関係を示した。縦軸の規格化した残留分極は、それぞれの上部電極の還元熱処理前の残留分極値で規格化したものである。上部電極のPtにPbを添加していくと、水素劣化が抑制されており、特にPb組成10%以上で効果が大きいことが分かる。従って、耐還元特性の観点では、Pt-Pb上部電極のPb組成範囲は、10%以上であることが望ましい。

第5図は、本実施例の強誘電体素子キャパシタにおける抗電界 $E_c$ の、Pt-Pb上部電極中のPb組成依存性を示した。水素劣化を抑制させるために、新物

(15)

質を上部電極に適用した場合、強誘電体物質との仕事関数の関係で、抗電界値が大きくなることが懸念される。抗電界値が大きくなると、分極反転させるための電圧が上昇し、メモリとして使用する場合に好ましくない。本実施例による  $Pt-Pb$  上部電極では、上部電極中の  $Pb$  組成が増加しても、抗電界値は従来の  $Pt$  の場合に比べて大きく変化せず、メモリ駆動に好適な値を有している。なお、図中で、□印は、ダメージ除去のための酸素処理後の値を示す。○印は、 $250^{\circ}\text{C}$ 、 $10$  分間の  $\text{He}-3\%\text{H}_2$  雰囲気中の還元熱処理後の値を示す。

第6図は、本実施例の強誘電体キャパシタの膜疲労特性評価結果である。評価条件として、 $5\text{V}$ 、 $500\text{KHz}$  の印加電圧を繰り返し与え、分極  $P_r$  特性を見た。本実施例による  $Pt-25\text{at.}\%\text{Pb}$  ( $Pt_{3\text{Pb}}$ ) 上部電極の場合 (図中黒丸●で示す。)、比較例の  $Pt$  上部電極の場合 (図中白丸○で示す。) に比べて、繰り返し分極反転による分極特性の劣化が少なく、膜疲労特性が向上することを確認した。

第7図には、これらの疲労試験前後のヒステリシス曲線 (それぞれ、 $Fatigue$  前、 $Fatigue$  後で示す) を示した。第7図左欄の比較例の  $Pt$  上部電極では、 $10^{10}$  回の分極反転を経た後、残留分極値は半分程度まで劣化している。第7図右欄の本実施例による  $Pt-25\text{at.}\%\text{Pb}$  ( $Pt_{3\text{Pb}}$ ) 上部電極では、 $10^{10}$  回の分極反転後も残留分極値の劣化は小さい。これは、 $Pt_{3\text{Pb}}$  と  $PZT$  の界面歪が低減されたことによるものである。そのことを示すために、XRDによる解析を行った。

第8図は、本実施例の強誘電体キャパシタをXRDで分析した結果である。(1)は  $Pt-25\text{at.}\%\text{Pb}$  上部電極を形成した段階、(2)はそれを  $650^{\circ}\text{C}$  で酸素熱処理した後の結果である。いずれも、上部電極膜は金属間化合物  $Pt_{3\text{Pb}}$  であり、(111)に高配向した  $PZT$  上に、(111)配向を主たる配向とする  $Pt_{3\text{Pb}}$  膜が形成している。XRD結果では、格子定数  $4.04\text{\AA}$  に対応する (111)、(222) のピークと、格子定数  $3.91\text{\AA}$  に対応する (111)、(222) ピークが強く検出されている。前者は、格子定数がほとんど同じである  $PZT$  と  $Pt_{3\text{Pb}}$ 、後者は下部電極である  $Pt$  を示す。すなわち、 $PZT$  と格子整合性に優れた  $Pt_{3\text{Pb}}$  上部電極が形成されていた。酸素熱処



(16)

理後のXRDパターンではPbOの存在を示す微少なピークが $2\theta = 20^\circ \sim 40^\circ$ の領域で得られているが、上部電極の大部分はPt<sub>3</sub>Pbのままの格子定数、配向性で存在している。このように、Pt<sub>3</sub>Pb上部電極と、PZTとの格子定数差がほとんど同じとなることから、界面の整合性が高まり界面歪が減少し、そのことによって膜疲労特性が向上した。

以上の様に、上部電極に本実施例によるPt-Pb金属間化合物電極を用いることによって、水素による劣化が少なく、膜疲労特性に優れた強誘電体素子を得ることができた。

ここで、PZT膜の成膜法としてスパッタ法について説明したが、特に成膜法は限定されるものではなく、有機金属、酢酸塩を原料としたスピコート法、塗布法、スプレー法、ミスト法及びMOCVD法、MBE法、レーザ蒸着法を用いても良い。

さらに、ここではPt-Pb金属間化合物層の成膜法として、PtとPbのターゲットを用いた2元のスパッタ法について説明したが、特に限定するものではなく、合金ターゲットを用いたスパッタ法や、電子ビームやレーザによる蒸着法等を用いても良い。また、Pt薄膜とPb薄膜を交互に積層し、熱処理することでPt-Pb金属間化合物層を形成する方法を用いても良い。さらにはPt層を形成した後、あるいは形成しながら高真空中でPbイオンを注入する方法や、PtのイオンとPbのイオンを高真空中で直接積層するイオンビームデポジション法等のイオンビーム応用成膜法を用いても良い。

#### (実施例2)

第9図は、本実施例による強誘電体素子のキャパシタ部の断面模式図である。基板11、バッファ層15は、実施例1で示したものと同一のものである。すなわち、基板11は熱酸化で形成したSiO<sub>2</sub>層を含むSiウエハ基板、バッファ層15は300℃に加熱しながらスパッタ法で膜厚200Åに形成したTi層である。本実施例では、下部電極16をPtからなる下部電極第1層21とPt<sub>3</sub>Pb金属間化合物からなる下部電極第2層23との2層構造とした。下部電極第1層21は、スパッタ法によりPtを300℃に加熱しながら1000Å形成した。つづいて、PtとPbの2つのターゲットを同時に使用でき、それぞれのター

(17)

ゲットにおけるスパッタ速度を独立に制御できる2元スパッタ装置を用いて、Pt-25at.%Pb組成のPt<sub>3</sub>Pb金属間化合物層を下部電極第2層23として形成した。この時の基板温度は300℃、膜厚は1000Åとした。

強誘電体薄膜30は、Pb(Zr<sub>0.52</sub>Ti<sub>0.48</sub>)O<sub>3</sub>組成のPZT薄膜を同じくスパッタ法で形成した。本実施例では基板温度は室温、膜厚は1000Åとした。その後、結晶化熱処理として、急速加熱法(Rapid Thermal Annealing:RTA)にて650℃、2分間の熱処理を低酸素濃度雰囲気中で実施した。

続いて、上部電極17を、強誘電体界面に接した方から上部電極第一層40、上部電極第二層44の2層構造とした。上部電極第一層40として下部電極第二層23と同様な方法でPt<sub>3</sub>Pbを膜厚で1000Å形成し、上部電極第二層44として下部電極第一層21と同様な方法でPt層をスパッタ法にて膜厚で1000Å形成した。

第10図は、第9図に示した本実施例の強誘電体キャパシタ構造において、強誘電体薄膜30を形成する前、すなわち下部電極第2層のPt<sub>3</sub>Pb金属間化合物層を形成した段階でのXRD結果である。(111)面を主たる配向としたPtの影響を受けてPt<sub>3</sub>Pbが(111)面に強く配向形成している。Pt<sub>3</sub>Pb格子定数は4.03~4.04Å程度、Ptの格子定数は3.91であった。

第11図は、下部電極第2層23のPb組成を変化させた場合の、下部電極層の格子定数を示したものである。いずれも場合も、下部電極第2層23のPt<sub>3</sub>Pb金属間化合物層の格子定数の値は、下部電極第1層21のPtより大きく、強誘電体薄膜PZTの値に近いものとなっている。なお、下部電極第2層23のPt<sub>3</sub>Pb金属間化合物層の格子定数の値は、室温成膜した場合を白丸印○で示し、300℃で成膜した場合を黒丸印●で示す。下部電極第1層21のPtの格子定数の値は、室温成膜した場合を白三角印△で示し、300℃で成膜した場合を黒三角▼印で示す。強誘電体薄膜PZTの格子定数の値は、図中上部のハッチング領域で示す。

強誘電体薄膜30を形成し、結晶化熱処理を終了した後、同様にX線回折により解析したところ、このPZT強誘電体層は(111)面に強く配向しており、

(18)

格子定数が4.04 Åであることが確認できた。

第12図に、この場合の下部電極から強誘電体薄膜までの原子配列模式図を示す。下部電極第1層のPt、下部電極第2層のPt<sub>3</sub>Pb、強誘電体薄膜のPZT、ともに(111)面に強く配向しているので、第12図に示す様な原子配列をとることになる。第12図では、模式的に各層における(111)面を1つだけ示している。また、図中110は酸素原子、102はPb原子、101はPt原子を表す。

本実施例で得られたPt、Pt<sub>3</sub>Pb、PZTの格子定数はそれぞれ3.91 Å, 4.04 Å, 4.04 Åであるので、(111)面における隣近接原子間距離はそれぞれ、2.76 Å, 2.85 Å, 2.85 Åとなる。PtとPZTの格子定数差は約3.9%であるため、下部電極のPt上に直接PZTを形成すると、界面にこの格子定数差の大きさに起因する応力が存在することになる。この界面での応力は、強誘電体特性の劣化の原因となるものである。一方、Pt<sub>3</sub>PbとPZTの格子定数差はほとんど無いことから、本実施例のようにPZTに直接接する電極部にPt<sub>3</sub>Pbを用いれば、界面での応力がほとんど無い状態が実現できる。

また、上部電極第一層にPt<sub>3</sub>Pbを用いているため、実施例1で示した様に水素による分極特性の劣化も防ぐことが可能となる。さらに、強誘電体薄膜の上下界面での格子歪が緩和されているので、実施例1と同様、繰り返し分極反転による膜疲労特性も大きく向上する。

本実施例では、上部電極をPt<sub>3</sub>Pbの第1層、Ptの第2層としている。Ptの上部電極第2層を設けることには、以下の効果がある。上部電極膜成膜後、エッチング加工にて上部電極を形成するが、このエッチング工程時に用いるハロゲンガスやレジスト材料の影響により、Pt<sub>3</sub>Pb膜が変質する可能性があり、上部電極と配線とのコンタクト性が劣化する可能性がある。Ptの上部電極第2層により、Pt<sub>3</sub>Pbを保護し、エッチング工程、レジスト除去のアッシング工程での膜モロホジの劣化を防止するものである。この上部電極第2層に用いる物質として、ここではPtを例にあげたが、W, Ta, Ir, Ru, Pd, Ni, Cuを用いても同様な効果を有するものである。

(19)

この $Pt_3Pb$ は、 $PZT$ 結晶化熱処理等のプロセス中で $PZT$ 中の $Pb$ が電極に拡散することを防止する効果も当然有するものである。この $Pb$ 拡散防止効果と、前述の界面歪み低減、高配向形成の3つの効果により、分極特性劣化の原因となる電極界面近傍での変質層生成を最大限に抑制することで、本実施例では $PZT$ 強誘電体層の膜厚を $800\text{ \AA}$ まで薄くすることが可能となった。 $PZT$ 強誘電体層の膜厚を薄くすることで、メモリ駆動のための電圧を低くすることが可能となった。また、水素還元劣化抑制効果を有するため、水素発生の原因となる配線工程を経ても特性が劣化しない。従って、これら強誘電体素子を2層配線構造をもつ混載ロジックに搭載することが可能となった。

これらの効果により、本実施例における強誘電体素子は、低い抗電界( $E_c$ )を維持し、かつ工程劣化の少ない大きな残留分極( $P_r$ )を得ることが可能となり、低電圧でのメモリ駆動が実現できた。さらに、繰り返し分極反転を経た後にも、 $P_r$ の低下がほとんど無い強誘電体素子を得ることが可能となった。

このような強誘電体キャパシタ部は、不揮発性強誘電体メモリとしての適用のみに限らず、その高誘電性を利用したDRAM用キャパシタとしても利用できるものである。

### (実施例3)

第13図は、本実施例による強誘電体素子のキャパシタ部の断面図であり、上部電極25、強誘電体薄膜30、下部電極20、バッファ層15、基板11からなるものである。

基板11は $Si$ ウエハ基板であり、熱酸化で形成した $SiO_2$ 層を含むものである。その表面に $Ti$ によるバッファ層15を $300^\circ\text{C}$ に加熱しながらスパッタ法で膜厚 $200\text{ \AA}$ に形成した。次に、このバッファ層15上に、下部電極20として $Pt-Pb$ 金属間化合物薄膜をスパッタ法で $1000\text{ \AA}$ 形成した。その際、スパッタ用ターゲットとして $Pt-25\text{ at. \% }Pb$ の組成の焼結体を用い、成膜中の基板加熱温度を $300^\circ\text{C}$ とした。この $Pt-Pb$ 金属間化合物薄膜はX線回折解析により格子定数 $4.04\text{ \AA}$ の面心立方構造を基本とした結晶構造で、かつ(111)面の高配向膜であることを確認した。

強誘電体薄膜30として $Pb(Zr_{0.52}Ti_{0.48})O_3$ 組成の $PZT$

(20)

薄膜を同じくスパッタ法で形成した。基板温度は室温から450℃の範囲、膜厚は約1200Åとした。その後、結晶化熱処理として、急速加熱法(Rapid Thermal Annealing:RTA)にて650℃、2分間の熱処理を酸素中で実施した。さらに、下部電極20と同様な方法でPt-Pb金属間化合物の上部電極25を1000Å形成した。

このようにして得られた強誘電体素子をTEM-EDX分析、SIMS分析、及びICP分析をした結果、PZT薄膜から上部、下部電極へのPbの拡散はほとんど認められず、所定の組成のPZT薄膜が得られており、PZT薄膜中に変質層が生成していないことを確認した。また、上部電極、下部電極ともにL12型結晶構造を有する金属間化合物Pt<sub>3</sub>Pbが形成していることを確認した。ここでは、上部、下部ともに電極層全体が金属間化合物となっていたが、電極層の一部に金属間化合物の結晶粒が存在するような場合においても、同様な効果がえられるため、本発明の範囲を逸脱するものではない。さらに、X線回折解析により、このPZT薄膜は(111)面に強く配向していることも確認した。これは、下部電極が(111)面に配向しており、その格子定数とPZTの格子定数が近いことから、エピタキシャル形成がおこり実現したものである。X線回折のピーク位置や電子線回折の結果から得られたこの金属間化合物Pt<sub>3</sub>Pbの格子定数は、Pt単独の格子定数よりも大きくなっており、PZTの格子定数に極めて近いものになっていた。したがって、下部電極界面での格子歪みは低減され、界面応力が抑制されている。上部電極にも金属間化合物Pt<sub>3</sub>Pb合金を用いたため、上部電極界面での応力が小さくなり、その後の保護絶縁皮膜形成時等に問題になる耐水素特性にも優れていた。

これらの効果により、本実施例における強誘電体素子は、低い抗電界(E<sub>c</sub>)を維持し、かつ大きな残留分極(P<sub>r</sub>)を得ることが可能となった。さらに、繰り返し分極反転を経た後にも、P<sub>r</sub>の低下がほとんど無い強誘電体素子を得ることが可能となった。

#### (実施例4)

第14図は、本発明の別の実施例による強誘電体素子のキャパシタ部の断面図である。

(21)

基板11, バッファ層15は、実施例1~3と同じものである。本実施例では、バッファ層形成後、まず実施例2と同様な方法で、膜厚で1000ÅのPt層を形成する。続いて、同じくスパッタ法にて、Pb層を膜厚で100Å形成する。そして、実施例1と同様な方法でPZT層を膜厚で1200Å形成し、結晶化熱処理として急速加熱法にて650℃2分間の熱処理を酸素中で実施した。スパッタによるPt層, Pb層, PZT層形成の間は、基板温度は300℃で一定とした。結晶化熱処理中に、PbがPt層中へ拡散する。第14図に示すようなPtの下部電極第一層21と、Pt<sub>3</sub>Pb金属間化合物を含んだ下部電極第2層23との2層構造からなる下部電極16が形成された。その後、上部電極27としてPt層をスパッタ法にて膜厚で1000Å形成して強誘電体キャパシタとした。

下部電極16, PZT強誘電体薄膜30を形成した後にX線回折により確認したところ、どちらの時点でも、形成膜は(111)面に強く配向していた。これは、Tiのバッファ層15の配向の影響を受けてPt層が配向形成した結果であり、Tiバッファ層の直上に介在層を設けることなくPt層を形成した結果である。仮にTiバッファ層とPt層の間に別の物質による介在層が存在すると、下部電極16, 強誘電体30ともに、高い配向は得ることができなくなる。

これらの効果により、本実施例における強誘電体素子は、低い抗電界( $E_c$ )を維持し、かつ大きな残留分極( $P_r$ )を得ることが可能となった。さらに、繰り返し分極反転を経た後にも、 $P_r$ の低下がほとんど無い強誘電体素子を得ることが可能となった。

#### (実施例5)

第17図は、本実施例にかかる強誘電体メモリセルの概略断面図である。

作製方法を以下に示す。まず、ソース部67及びドレイン部68を持つSiをSi基板61に用い、これを表面酸化して膜厚250ÅのSiO<sub>2</sub>層62を形成した。マスクパターンニングして基板中央に凸部SiO<sub>2</sub>膜を作製し、次に得られた凸部にCVD法により膜厚4500ÅのSiのポリクリスタルを形成し、さらに表面酸化して膜厚250ÅのSiO<sub>2</sub>層62を形成してMOS部トランジスタを作製した。得られた半導体MOS部に対応したキャパシタ部として、まず3

(22)

00℃に加熱しながら膜厚2000ÅのTiバッファ層15を形成した。この上に、実施例1で作製されたPt<sub>3</sub>Pb下部電極20、PZT強誘電体薄膜30、Pt<sub>3</sub>Pb上部電極25からなる構造の強誘電体素子を形成することで、強誘電体メモリセルを得た。図中では模式的に表示しているが、ドレイン部68はPt<sub>3</sub>Pb上部電極25へアルミニウム等の導電体171により接続される。また、場合により、ドレイン部68はPt<sub>3</sub>Pb下部電極20へアルミニウム等の導電体により接続される。これにより、いわゆる1MOS 1キャパシタ型の強誘電体メモリセルが構成される。

得られた強誘電体メモリセルは、強誘電体素子の上部電極から下部電極へ、または下部電極から上部電極へ抗電界以上の電圧を印加することで、印加方向に極性の向いた残留分極が得られた。この残留分極の向きを判断して“0”または“1”の状態に対応させることによりメモリへの書き込みが行える。また、抗電界以上の電圧で得られる強誘電体のヒステリシス特性における蓄積電荷容量の変化を検出することによって“0”または“1”の読み出しができるメモリセルである。このように、強誘電体メモリのキャパシタ部に、本発明による電極材料を用いることにより、分極特性が高く、繰り返し使用時の劣化が小さい強誘電体メモリを提供することができた。

ここでは、本発明による強誘電体素子を半導体MOS部のキャパシタとして形成した場合について説明した。半導体電界効果トランジスタのゲート上に強誘電体素子によるキャパシタが形成されている構造の強誘電体メモリにおいても、同様な効果が得られるものである。

#### (実施例6)

第18図は、本実施例にかかる強誘電体メモリセルを用いた半導体装置の模式図である。本半導体装置は、実施例1で示した強誘電体キャパシタが2次元に配列するように、下部電極を73a, 73b, 74c, …, 上部電極を71a, 71b, 71c…となるように互いに直行するような縞状に配置した。各々のキャパシタは、実施例1と同じく上下電極にPt-Pb金属間化合物、強誘電体薄膜75にPZTを用いている。また、下部電極73a, 73b, 74c, …と基板79の間には、Tiのバッファ層77を設けている。

(23)

アクセス回路により下部電極群、上部電極群よりそれぞれ1つを選択することで、強誘電体2次元配列素子のうちの1つのセルを選択し、キャパシタ部近傍に位置する図示していないトランジスタを1駆動することで電圧を印加し書き込みまたは読み出しを行い、メモリとして1駆動するものである。

(実施例7)

第19図は、本実施例にかかる強誘電体メモリセルを用いた混載ロジックの模式図である。1チップの混載ロジックが、外部インターフェイス部301とCPUユニット302と強誘電体メモリ部303より構成される。CPUユニット302は、アドレスユニット305、実行ユニット306、命令ユニット307、バスユニット308から構成されており、強誘電体メモリ部303とバスユニット308を介して情報をやり取りする。混載ロジックは、外部インターフェイス部301を介して、図示しない外部の情報機器とデータ通信を行う。データ通信は、電波や赤外線を使用して、ワイアレスで行う場合と、接続線を介して行う場合がある。強誘電体メモリ部303はプログラム格納のためのROM部と、データを随時書き込みと読み出しができるRAM部が必要であり、従来は例えばROM部にEEPROM、RAM部にDRAMを用いる等、2種以上のメモリを必要としていた。本実施例では、強誘電体メモリ部303を強誘電体メモリ単独で構成している。強誘電体メモリは、不揮発性でかつ高速書き込み、読み出しが可能であることから、ROM部、RAM部両方の働きをする。メモリ部を強誘電体メモリ単独で構成することにより、ROM部とRAM部の領域を任意に割り振ることが可能となる。この強誘電体メモリ素子は、実施例1に示したキャパシタ構造を有しており、上部電極にPt<sub>3</sub>Pbを用いているため、水素による劣化が少なく、膜疲労特性にも優れている。強誘電体キャパシタ形成後の配線工程が2回以上となっても、分極特性の劣化の無い混載ロジックを提供することが可能である。

(実施例8)

第20図は、本実施例にかかる強誘電体メモリセルを用いた非接触型ICカードの概念図である。201で示した非接触型ICカードは、送受信装置202、メモリ内蔵マイコンチップ204、アンテナコイル205を備えており、外部に



(24)

あるデータ交換装置 203 から発信されるデータ 207 を含む電波をアンテナコイル 205 によって電圧に変換し、送受信装置 202 を介して、メモリ内蔵マイコンチップ 204 を駆動するものである。また、逆のルートで外部にあるデータ変換装置 203 へデータ 207 が送信される。メモリ内蔵マイコンチップ 204 の内部には、本発明による強誘電体メモリ素子 206 が組み込まれている。本実施例では、この強誘電体メモリ素子 206 に、実施例 2 で示した強誘電体薄膜 PZT が膜厚 1000 Å 以下の構造のものを採用しており、駆動電圧を低下させることが可能となった。

以上の様に、本発明による Pt-Pb 金属間化合物を上部電極に用いれば、水素による PZT の特性劣化を抑制することが可能となるため、分極特性の劣化の無い強誘電体メモリが提供できる。また、PZT の電極界面との歪みを低減し、繰り返し劣化の少ない強誘電体メモリを提供できる。また Pt-Pb 金属間化合物を下部電極に用いれば、PZT から電極への Pb の拡散を大幅に低減でき、強誘電体薄膜の変質層生成を抑制することが可能となる。さらに、上部電極の場合と同様、歪みのほとんど無い界面が形成できるので、繰り返し劣化が抑制され、また高配向な PZT 形成が可能となるため、分極特性の優れた強誘電体メモリが提供できる。

本発明によれば、強誘電体メモリの強誘電体薄膜における変質層の生成を防止できる。また、本発明によれば、強誘電体薄膜と電極界面における応力を低減するような電極材料を提供することができる。また、本発明によれば、分極特性が高く、繰り返し使用時の劣化が小さい強誘電体メモリを可能にすることができる。

#### 産業上の利用可能性

本発明は、強誘電体素子、特に不揮発性強誘電体メモリ (FeRAM)、不揮発性メモリ搭載の混載ロジック、強誘電体をキャパシタに用いた DRAM 等に代表される半導体装置や、これらを用いた IC カードなどの電子機器に用いられる。

#### 【図面の簡単な説明】

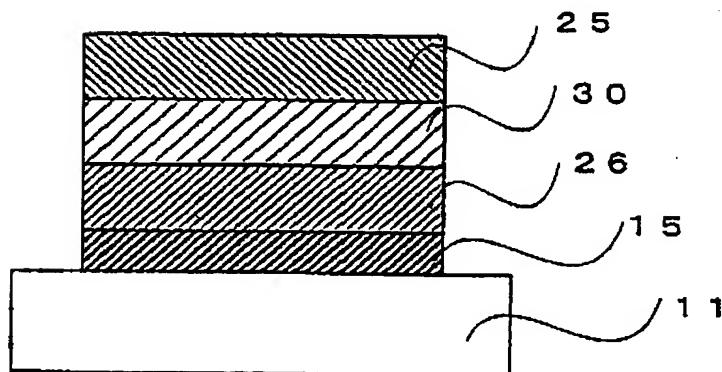
第 1 図は、本発明の実施例による強誘電体素子の断面図である。第 2 図は、本

(25)

発明の実施例における還元熱処理による強誘電体キャパシタの分極特性劣化の上部電極依存性を示す図である。第3図は、本発明の実施例における還元熱処理温度により変化する強誘電体キャパシタのヒステリシス曲線を示す図である。第4図は、本発明の実施例における還元熱処理前後の残留分極値の上部電極Pb組成依存性を示す図である。第5図は、本発明の実施例における抗電界値の上部電極Pb組成依存性を示す図である。第6図は、本発明の実施例における膜疲労特性の上部電極依存性を示す図である。第7図は、本発明の実施例における疲労試験前後のヒステリシス曲線を示す図である。第8図は、本発明の実施例におけるXRD回折パターンを示す図である。第9図は、本発明の実施例による強誘電体素子の断面図である。第10図は、本発明の実施例のXRD回折パターンである。第11図は、本発明の実施例の下部電極の格子定数を示す図である。第12図は、本発明の実施例による強誘電体素子の下部電極と強誘電体薄膜の原子配置模式図である。第13図は、本発明の実施例による強誘電体素子の断面図である。第14図は、本発明の実施例による強誘電体素子の断面図である。第15図は、Pt-Pbの二元系平衡状態図である。第16図は、Pt, Pt<sub>3</sub>Pb, PZTの結晶構造を示す図である。第17図は、本発明の実施例による強誘電体メモリの断面図である。第18図は、本発明の実施例による半導体装置の模式図である。第19図は、本発明の実施例による混載ロジックの概念図である。第20図は、本発明の実施例による非接触型ICカードの概念図である。

【図1】

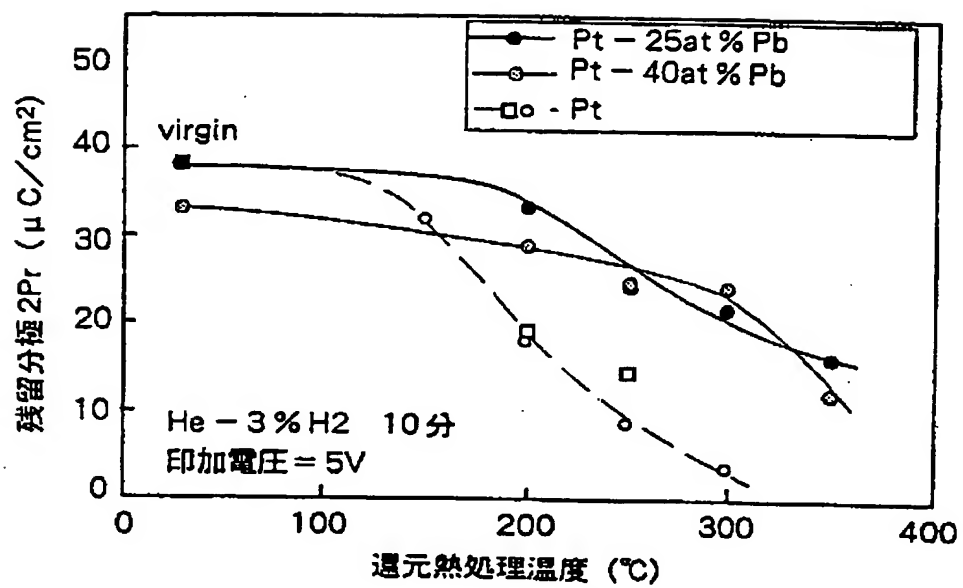
第1図



(26)

【図2】

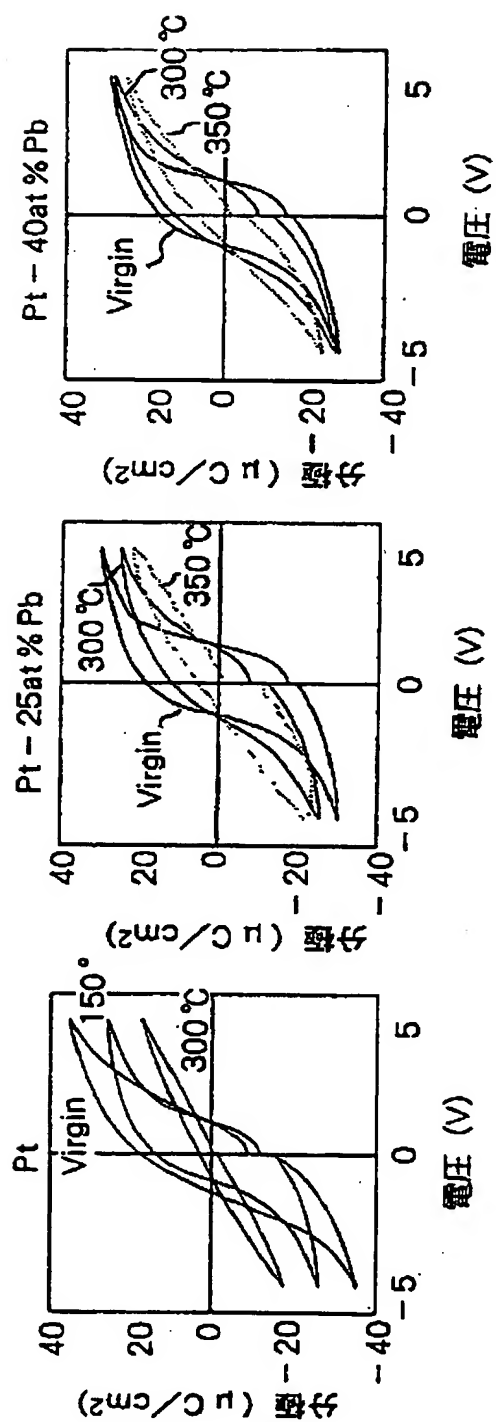
第2図



(27)

【図3】

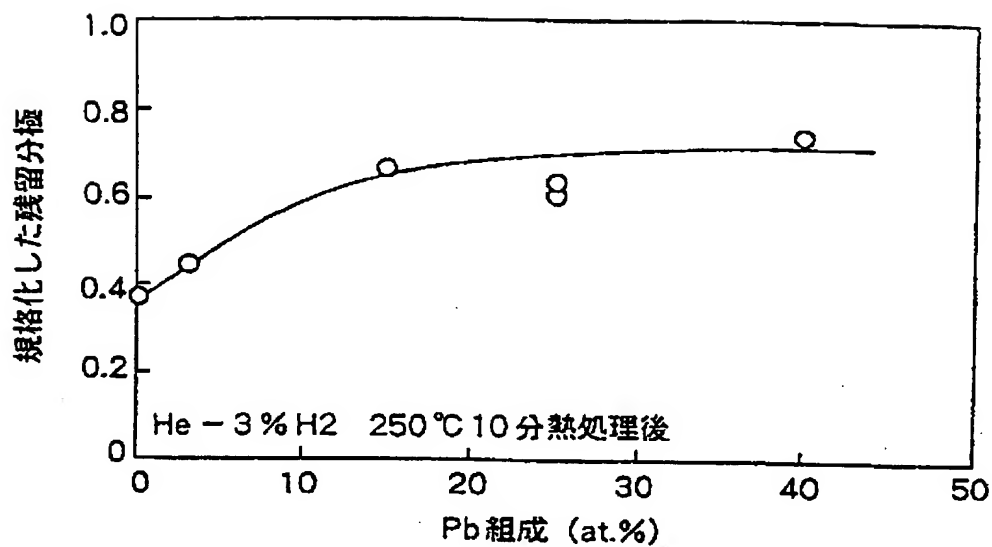
第3図



(28)

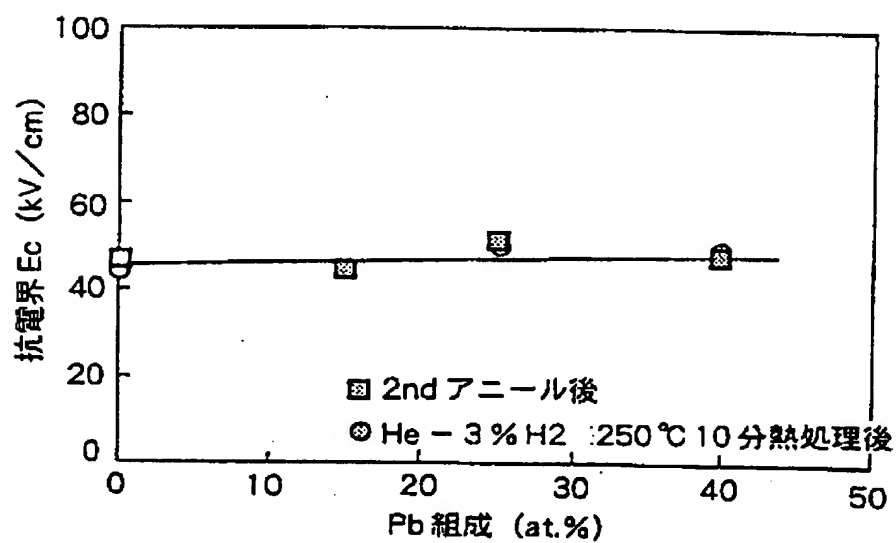
【図4】

第4図



【図5】

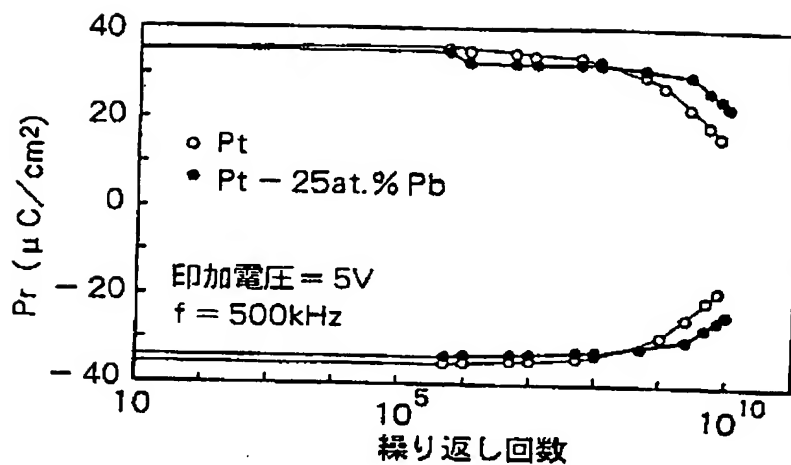
第5図



(29)

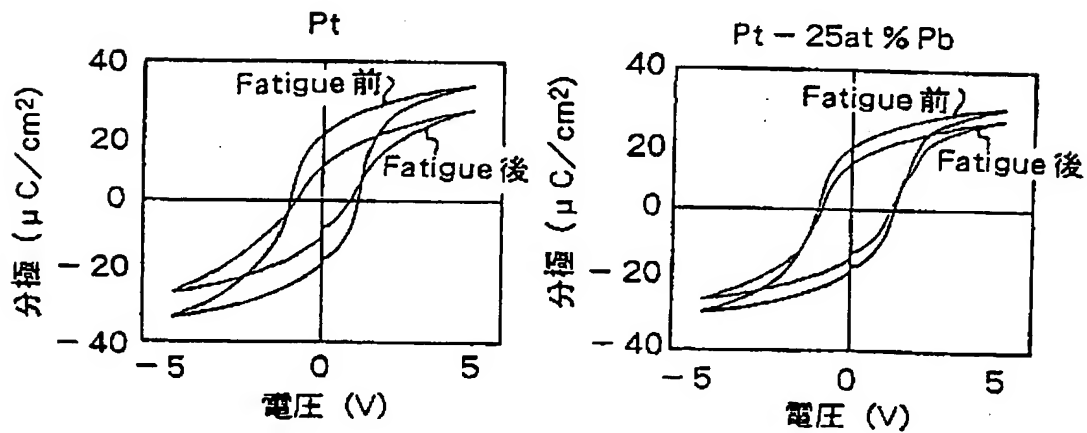
【図6】

第6図



【図7】

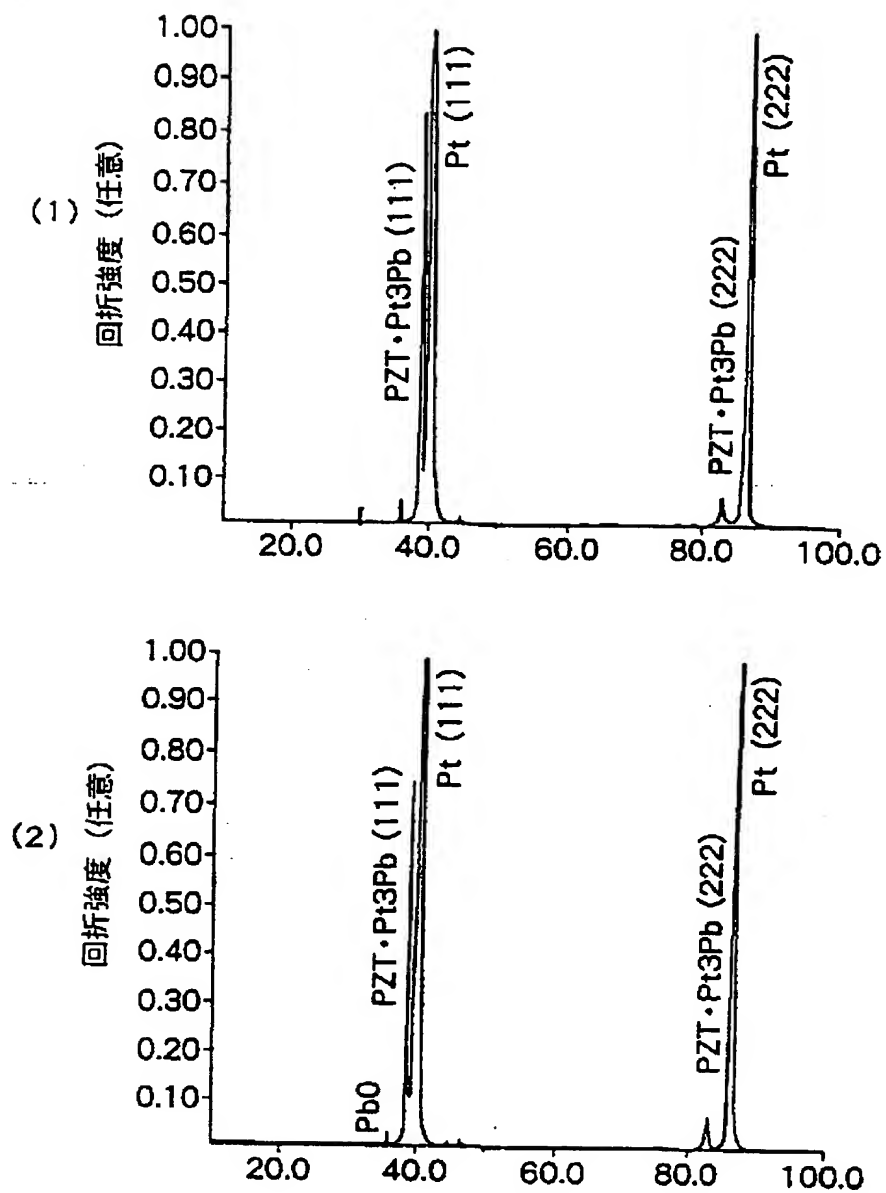
第7図



(30)

【図 8】

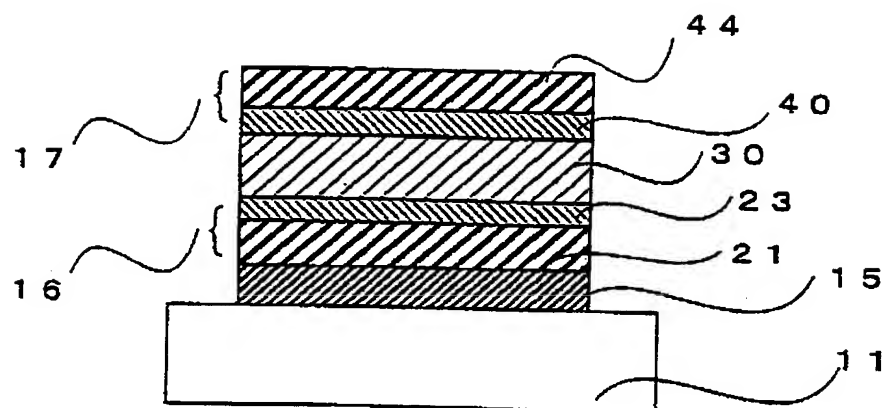
第 8 図



(31)

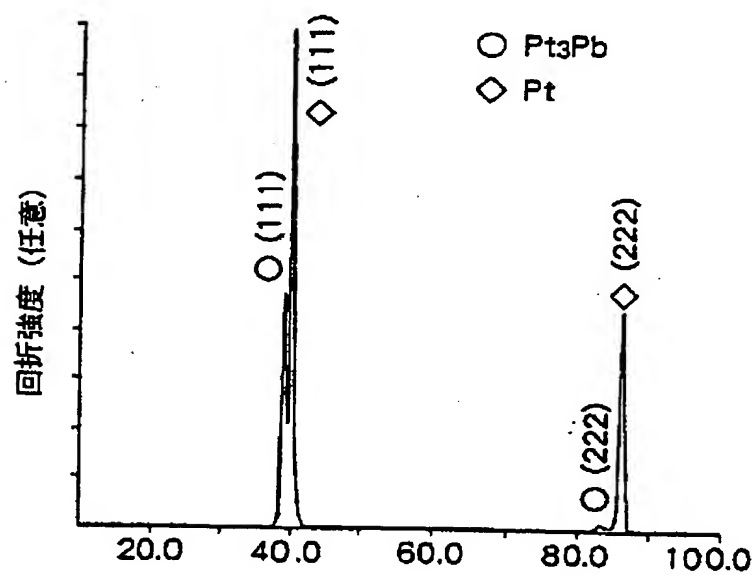
【図9】

第9図



【図10】

第10図

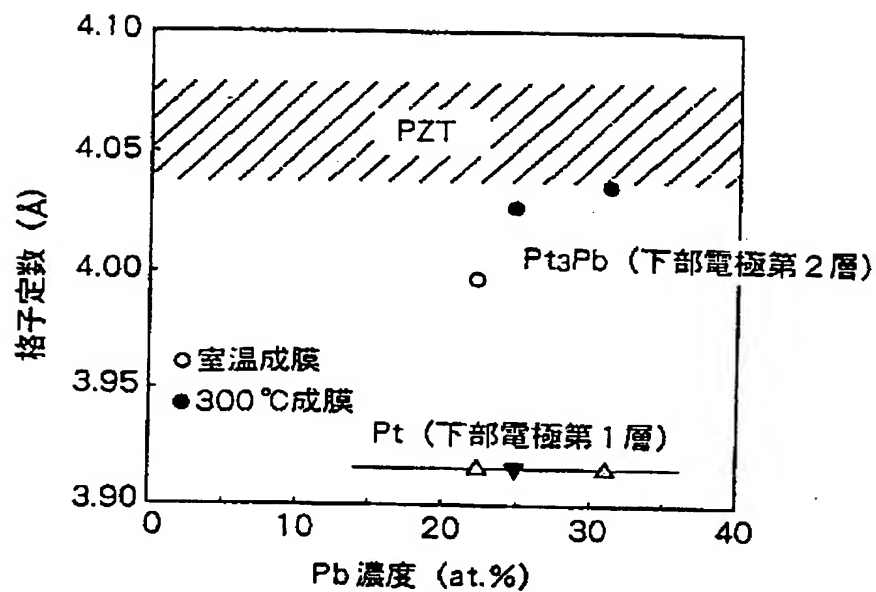




(32)

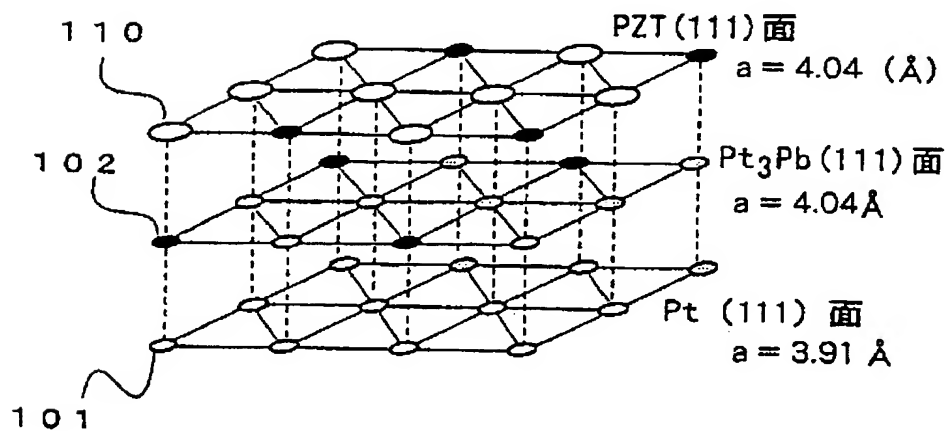
【図11】

第11図



【図12】

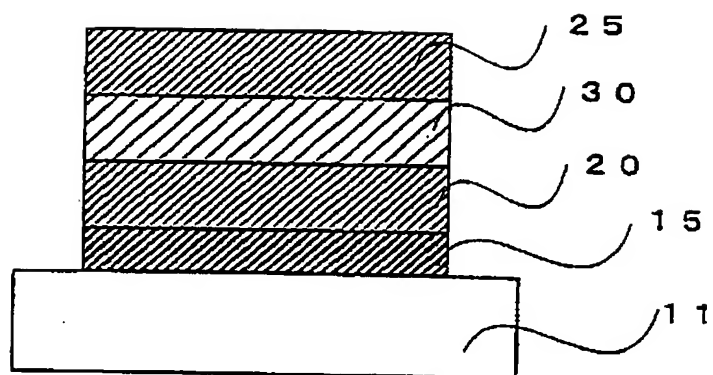
第12図



(33)

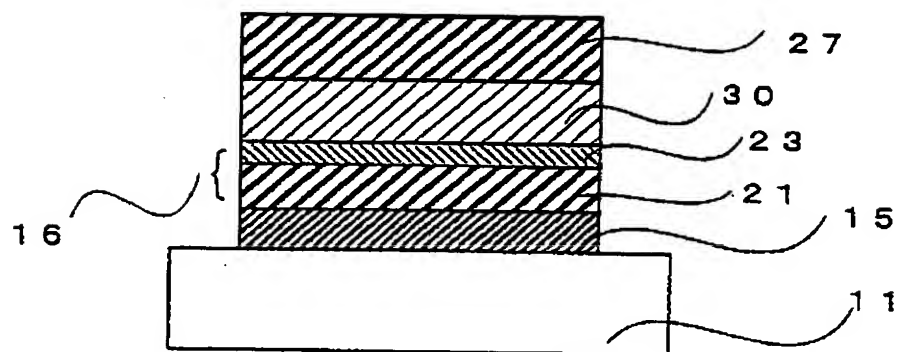
【図13】

第13図



【図14】

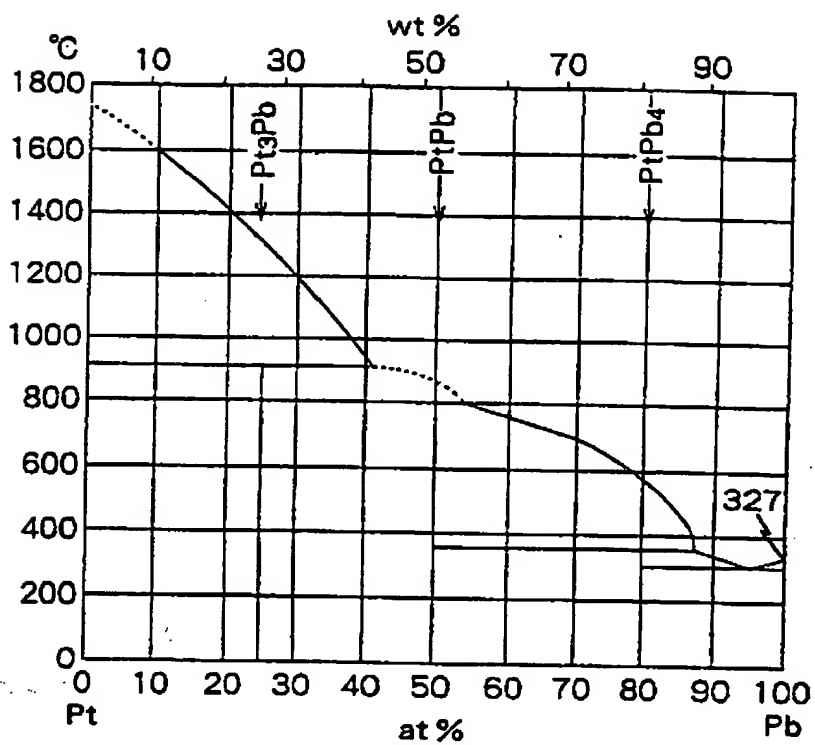
第14図



(34)

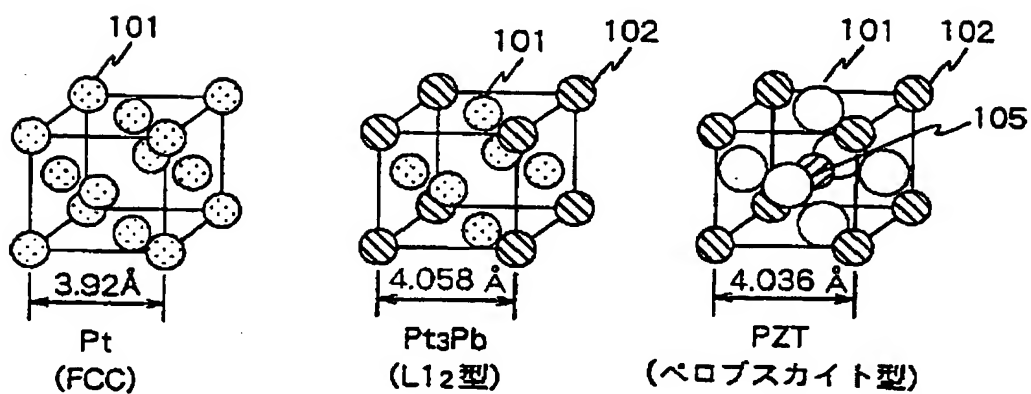
【図15】

第15図



【図16】

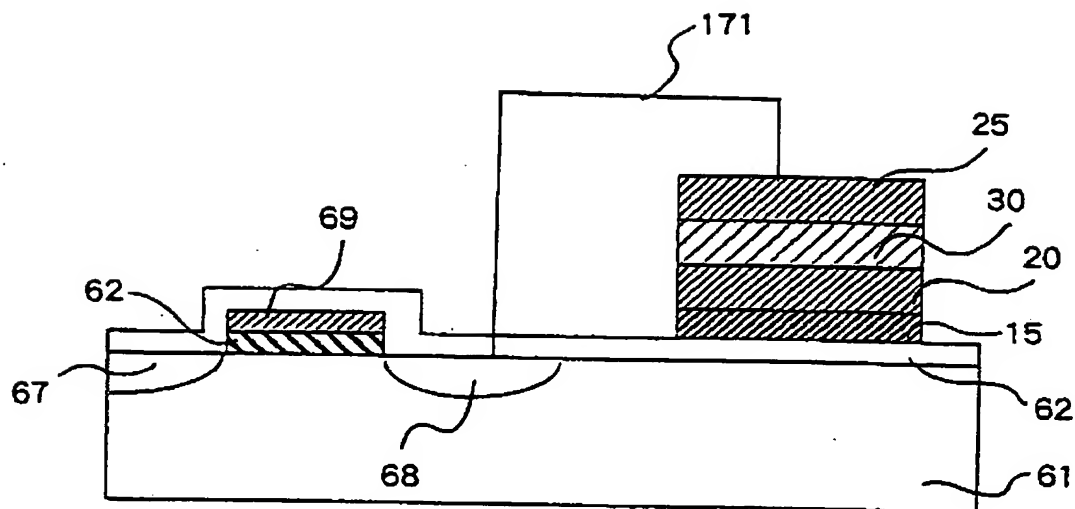
第16図



(35)

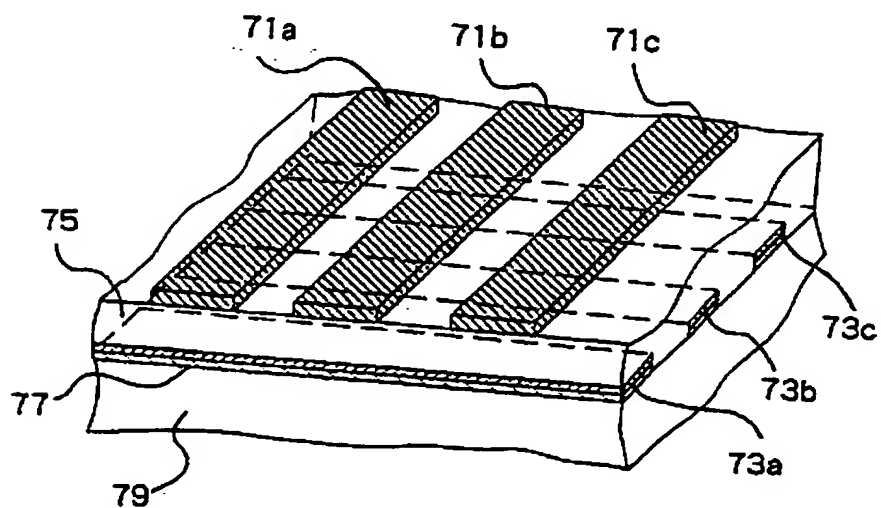
【図17】

第17図



【図18】

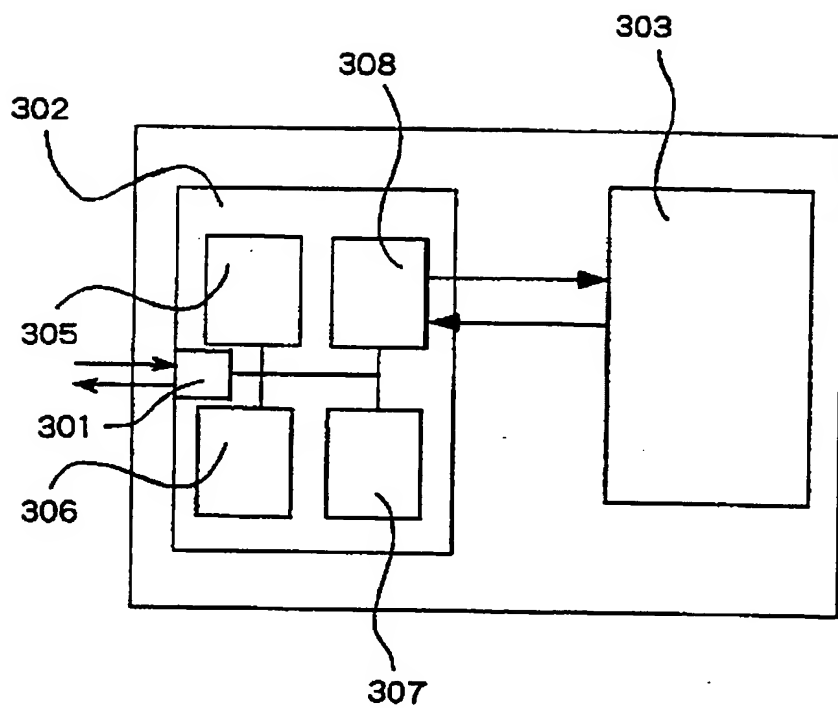
第18図



(36)

【図19】

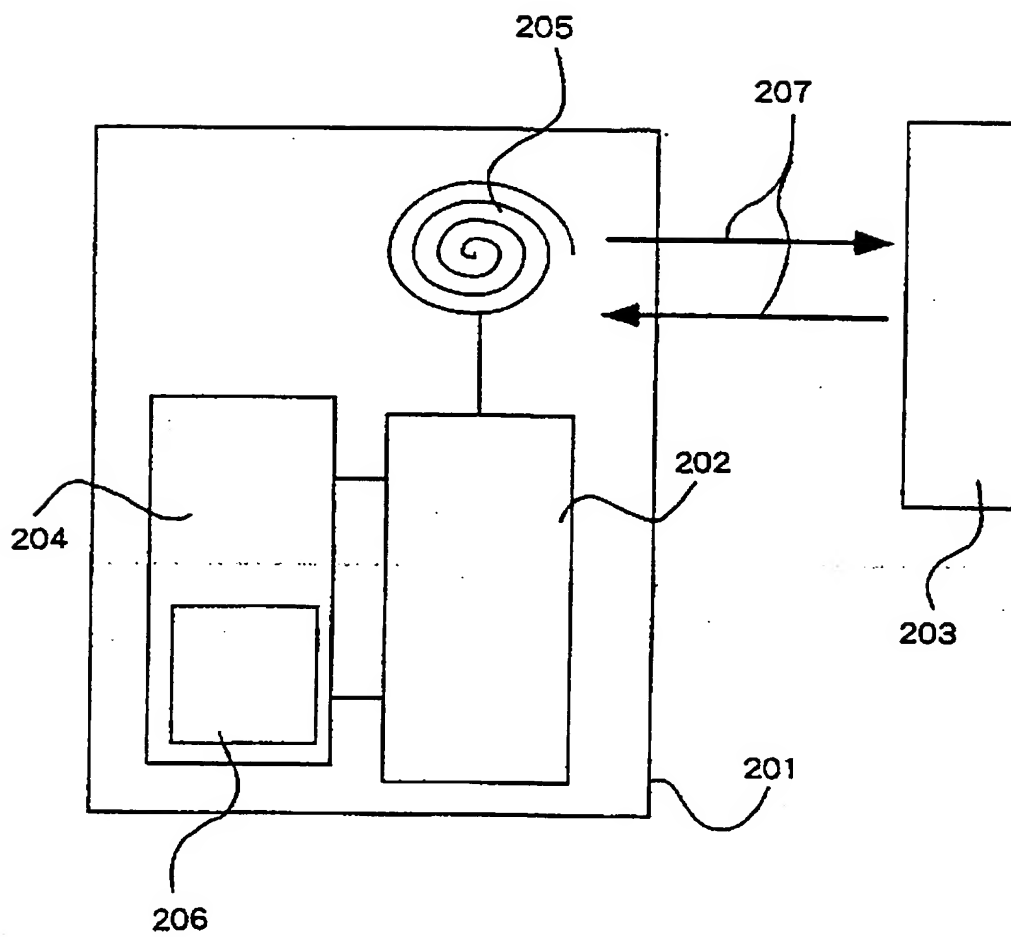
第19図



(37)

【図20】

第20図



(38)

## 【国際調査報告】

国際調査報告		国際出願番号 PCT/J P 98/04259
A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl. H 01 L 27/10		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl. H 01 L 27/10, 29/788, 21/8247		
最小限資料以外の資料で調査を行った分野に含まれるもの		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y A	J P, 4-206871, A (松下電器産業株式会社) 28. 7 月. 1992 (28. 07. 92) (ファミリー無し)	1, 2, 5, 6 15~19 3, 4, 7~ 14
Y	電子情報通信学会, vol. 93 No. 350 25. 11月. 1993 (25. 11. 93) p. 53-59 中尾孝他 "強誘電体薄膜のNDRO不揮発性メモリ応用への研究"	15~17
Y	エレクトロニクス, 10月号 1994 p. 54-57 森脇信行 "256Kビット不揮発メモリで新局面"	18
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に関する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		
国際調査を完了した日 15. 12. 98		国際調査報告の発送日 22. 12. 98
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号 100-8016 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 井原 純 電話番号 03-3581-1101 内線 8416

様式PCT/ISA/210 (第2ページ) (1998年7月)

(39)

## 国際調査報告

国際出願番号 PCT/J P 98/04259

C. (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	SHM会誌, vol. 12 No. 6 1. 11月. 1996 (01. 11. 96) p. 26-30 藤井英治他 "F e RAMの現状と応用"	19
A	J P, 4-199746, A (松下電器産業株式会社) 20. 7 月. 1992 (20. 07. 92) (ファミリー無し)	3, 4
A	J P, 05-63205, A (シャープ株式会社) 12. 3月. 1 993 (12. 03. 93) & US, 5293075, A	1~19
A	J P, 10-93050, A (株式会社東芝) 10. 4月. 199 8 (10. 04. 98) & KR, 97063723, A	12~13

様式 PCT/ISA/210 (第2ページの続き) (1998年7月)



---

(注) この公表は、国際事務局（W I P O）により国際公開された公報を基に作成したものである。

なおこの公表に係る日本語特許出願（日本語実用新案登録出願）の国際公開の効果は、特許法第184条の10第1項（実用新案法第48条の13第2項）により生ずるものであり、本掲載とは関係ありません。